

УДК 629.7.052

ПРОЕКТИРОВАНИЕ СПЕЦИАЛИЗИРОВАННЫХ БОРТОВЫХ УСТРОЙСТВ ОБРАБОТКИ ДАННЫХ НА БАЗЕ ПЛИС

А.В. Панкин, инженер ОАО «НИИ «Аргон»; 1987pankinaalexander@gmail.com

Ключевые слова: специализированные бортовые узлы, обработка данных, ПЛИС, синтезируемые процессорные ядра, блок интерфейсов.

Введение. Развитие специализированной бортовой вычислительной техники характеризуется постоянным увеличением числа решаемых задач, увеличением их сложности и скорости обработки. Это неизбежно приводит к усложнению состава оборудования и прежде всего вычислительной системы, к которой предъявляются повышенные требования в части необходимых вычислительных ресурсов для решения задач обработки данных.

Появляется все больше систем, в составе которых работают модули параллельной обработки данных, реализуемые на микросхемах базовых матричных кристаллов (БМК) и программируемой логики (ПЛИС). Все это происходит на фоне общей тенденции миниатюризации аппаратуры, связанной с внедрением в их состав высоко интегрированных элементов.

Основные отличительные особенности современных специализированных средств обработки данных от устройств предыдущего поколения – это сложная архитектура, состоящая из множества узлов. По сути каждый узел может являться автономным блоком обработки за счет интеграции в его структуру процессорного устройства, памяти и блоков контроллеров необходимых интерфейсов. Зачастую такие блоки интегрируются в микросхемы СБИС.

Бортовое оборудование, как правило, выпускается мелкой серией, а порой и в единичном экземпляре. Поэтому производителю бортовых устройств не выгодно заказывать мелкосерийное производство БМК, поскольку цена выпуска первой партии таких микросхем может достигать 100 000 долл. США. Сегодня достойной альтернативой БМК являются микросхемы программируемой логики – ПЛИС.

Область применения и функциональные возможности ПЛИС очень велики. Однако разработка устройств такого типа является сложной интеллектуальной задачей. Для ее решения в настоящее время предлагается достаточно мощный пакет средств проектирования, включая разработку проектов на поведенческих языках (VHDL, Verilog, System C, Handel C), а также развитые средства моделирования и верификации проектов [1].

При использовании традиционных методов проектирования хороший дизайнер может выполнять проект со средней скоростью порядка 100 вентиля в день или 100 строк HDL-кода. В этом случае, чтобы спроектировать ПЛИС сложностью 100 тыс. вентиля, потребуется 1000 человеко-дней, т.е. команда из пяти человек сможет разработать такую ПЛИС в течение года. Следуя данной логике, для создания сложной ПЛИС порядка 10 млн вентиля в течение одного года, необходима команда из 500 человек, что неприемлемо с точки зрения стоимости разработки.

Выход из создавшейся ситуации очевиден – следует изменить методологию проектирования СБИС. Наиболее перспективным направлением представляется методология проектирования СБИС типа «система-на-кристалле» с ис-

пользованием платформенного принципа организации на основе встроенных микропроцессорных ядер и библиотек СФ-блоков [2].

Применение синтезируемых СФ-блоков в специализированных бортовых устройствах обработки данных. Сегодня существует большое количество встраиваемых в ПЛИС процессорных ядер. Процессорное ядро может быть аппаратным (например, ядро PowerPC 405, встраиваемое в ПЛИС фирмы Xilinx) и синтезируемым, т.е. реализуемым на основе логических элементов и специальных блоков, входящих в состав ПЛИС. Спектр доступных для использования синтезируемых ядер достаточно широк: помимо ядер, предлагаемых ведущими производителями ПЛИС (MicroBlaze [4] и PicoBlaze [5] фирмы Xilinx и NiosII фирмы Altera), существует множество других. Некоторые из них можно найти на сайте www.opencores.org. Другие варианты процессорных ядер поддерживаются различными фирмами-производителями, например, фирма Gaisler Research предлагает к использованию процессор LEON, совместимый с архитектурой SPARC v8 [3,6].

Как правило, бортовое оборудование имеет в своем составе такие специализированные интерфейсы ввода–вывода информации, как ARINC 429, RS-232, MIL-STD 1553 и др. Соответственно в ПЛИС должны быть интегрированы блоки, способные взаимодействовать с этими интерфейсами. Многие фирмы, в том числе и российские, предлагают различные СФ-блоки интерфейсов связи, например, фирма Sital Technology – блоки обработки последовательных данных интерфейса Arinc429.

Благодаря сочетанию процессорных ядер и блоков интерфейсов у разработчиков бортовых устройств есть возможность создавать сложные системы обработки данных. Особенностью таких систем является возможность интегрирования в ПЛИС необходимого числа процессорных ядер и блоков интерфейсов. Время разработки подобных устройств уменьшается в несколько раз по сравнению с разработкой проектов БМК.

На основании рассмотренных выше позиций была предложена функциональная схема специализированного устройства обработки последовательных данных интерфейса Arinc 429 (российский аналог ГОСТ18977-79 и РТМ 1495-75), представленная на рис.1.

Интерфейс Arinc 429 используется для передачи цифровых данных между элементами систем авиационной электроники. На бортах летательных аппаратов (гражданских и военных) до 75% цифрового межсистемного обмена приходится на каналы интерфейса Arinc 429, т.е. этот интерфейс является основным «интеллектуальным» связующим звеном в системах авиаэлектроники [8].

Основой такого устройства является ПЛИС фирмы Xilinx семейства Spartan 3e. Задачами устройства могут стать сбор и обработка данных по интерфейсу Arinc 429; интерфейс rs-232 служит для настройки режимов функционирования устройства. Для хранения и работы с данными на плате предусмотрено два типа памяти: ОЗУ (для временного хранения значений обработки) и память на съемных носителях формата CompactFlash (для хранения данных и алгоритмов обработ-

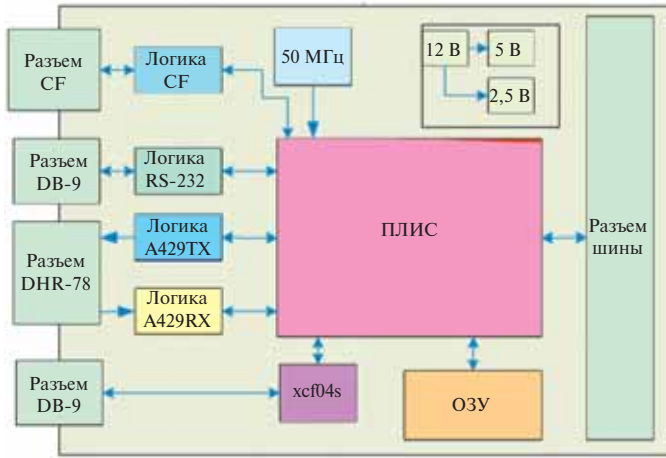


Рис. 1. Функциональная схема специализированного бортового устройства обработки данных

ки). Устройство можно быстро реконфигурировать благодаря выводу на внешний разъем сигналов интерфейса Jtag.

Рассмотрим пример реализации такого устройства на основе процессорного ядра PicoBlaze и СФ-блоков контроллеров интерфейсов Arinc 429, UART и контроллера CompactFlash.

Микропроцессорные ядра PicoBlaze являются свободно распространяемыми (рис. 2). Дистрибутив с необходимыми для работы файлами можно скачать на сайте Xilinx.com, предварительно пройдя бесплатную регистрацию. Микропроцессорное ядро PicoBlaze предоставляется пользователям в виде архива, в котором содержится комплект файлов, включающий необходимые VHDL-описания, ассемблер, тестовые примеры. Кроме того, в состав комплекта входят дополнительные файлы, которые могут быть использованы для включения в состав проекта универсального асинхронного приемопередатчика UART [7].

СФ-блок интерфейса Arinc 429 представляет VHDL-модель. Его назначение – прием/передача последовательных данных. Блок имеет встроенный FIFO 16*32 на прием и передачу. RTL-схема приемопередатчика представлена на рис. 3.

Контроллером интерфейса Compact Flash (CF) также является синтезируемый СФ-блок, описанный на языке VHDL. Основное назначение блока – связывать устройство со съемным носителем типа CF для хранения данных. Процессорное ядро и внешнее ОЗУ взаимодействуют по специализированному интерфейсу в зависимости от типа используемого ОЗУ.

Для некоторых задач обработки информации может быть достаточно внутрикristального ОЗУ для хранения временных данных. Например, в стандартной библиотеке САПР XILINX ISE есть элементы ОЗУ, которые разработчик может приспособить к проекту любой сложности (рис. 4).

Фрагмент функциональной схемы устройства на ПЛИС представлен на рис. 5. Для связи боков используется шина собственной разработки. Однако для этой цели проектировщики ПЛИС могут использовать ряд доступных встраиваемых шин. Например, может применяться кристаллическая шина AMBA, для которой имеется описание функционирования на языке VHDL и хорошая информационная поддержка.

Таким образом, при использовании встраиваемых СФ-блоков от проектировщика ПЛИС вместо создания структуры устройства с нуля, требуется наладить связь между блоками, что существенно сокращает сроки разработки готовых устройств.

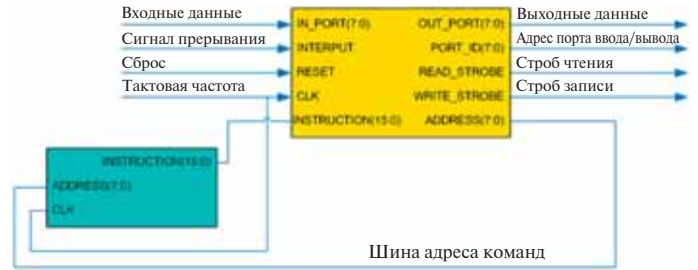


Рис. 2. RTL-схема синтезированного ядра процессора PicoBlaze

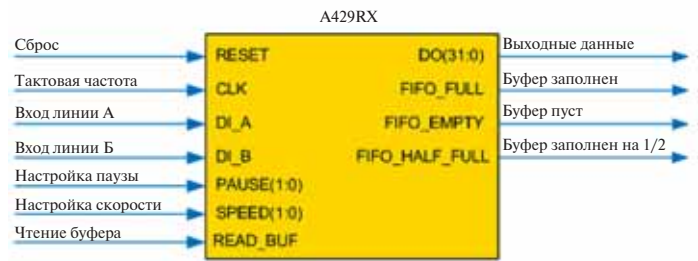


Рис. 3. RTL-схема СФ-блока интерфейса Arinc 429

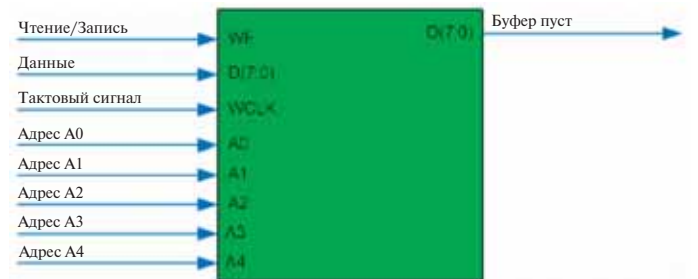


Рис. 4. Фрагмент функциональной схемы устройства на ПЛИС

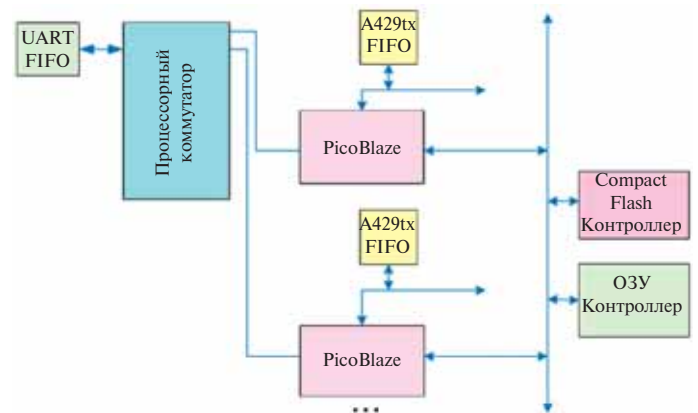


Рис. 5. Фрагмент функциональной схемы устройства на ПЛИС

Заключение. Применение методологии проектирования СБИС типа «система-на-кристалле» с использованием платформенного принципа организации на основе встроенных микропроцессорных ядер и библиотек СФ-блоков позволяет обеспечить значительное повышение эффективности разработки специализированных бортовых устройств обработки данных.

Предложенные подходы реализации специализированного бортового устройства обработки данных на основе процессорного ядра PicoBlaze и СФ-блоков контроллеров интерфейсов Arinc 429, UART и контроллера CompactFlash позволяют силами минимального числа разработчиков в короткий срок реализовать сложное устройство.

ЛИТЕРАТУРА

1. **Бутов А.** СБИС с программируемой архитектурой в системах специального назначения // Современная электроника. — 2012. — № 8.
2. **Стешенко В., Руткевич А., Бумагин А. и др.** Опыт разработки СБИС типа SnK на основе встроенных микропроцессорных ядер // Компоненты и технологии. — 2008. — № 10.
3. **Шагури И.И., Шалтырев В.А.** Синтезируемые процессорные ядра как основа для систем на кристалле // MicroBlaze Processor Reference Guide EDK 7.1i. (UG081, v5.1, April 2, 2005).
4. **MicroBlaze Processor Reference Guide EDK 7.1i** (UG081, v5.1, April 2, 2005).
5. **Chapman К.** PicoBlaze KCPSM3 User Manual. (rev.7, October 2003).
6. **GRLIB IP Core User's Manual** (v.1.0.7, February 2006).
7. **Зотов В.** PicoBlaze — семейства восьмиразрядных микропроцессорных ядер, реализуемых на основе ПЛИС фирмы Xilinx // Компоненты и технологии. — 2003. — № 4.
8. **Хвощ С., Елманов О.** Каналы последовательного кода систем управления авиационным оборудованием по ГОСТ18977-79 (Arinc-429).

Получено 24.04.13
